(54) PLASMA PROCESSOR

(11) 5-21392 (A) (43) 29.1.1993 (19) JP

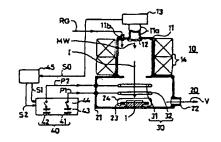
(21) Appl. No. 3-175637 (22) 17.7.1991

(71) FUII ELECTRIC CO LTD (72) HIROSHI SHIMABUKURO

(51) Int. Cl⁵. H01L21/302,C23F4/00,H05H1/46

PURPOSE: To improve processing speed while maintaining the processing accuracy of a plasma processor which makes use of electron cyclotron resonance.

CONSTITUTION: This processor is provided with a plasma chamber 10, which ionizes reactive gas RG for processing inside the plasma being generated under electron cyclotron resonance, a reaction chamber 20, which processes the target by these reactive ions, a field generating coil 30 for acceleration of ions, which is arranged between the plasma chamber 10 and the processing target, and a means 40, which energizes this with pulses, and ions are applied to the target of processing after being accelerated under the pulse magnetic field by the field generating coil 30.



1: reactive ion, 1: target of processing, MW: microwave

(54) PLASMA PROCESSOR

(11) 5-21393 (A) (43) 29.1.1993 (19) JP

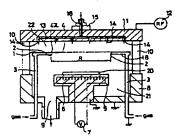
(21) Appl. No. 3-196097 (22) 11.7.1991

(71) SONY CORP (72) TOSHIYUKI SAMEJIMA(3)

(51) Int. Cl⁵. H01L21/302,C23C16/50,H01L21/31

PURPOSE: To enable the film growth and the etching in a large area reduce the damage of plasma at the same time, in plasma CVD and plasma etching.

CONSTITUTION: A mesh plate 1 is placed, which disposes a plurality of holes 4 between a plasma generation chamber 22 and a substrate processing chamber 21. This mesh plate 1 generates plasma by the high-frequency field given between itself and an upper electrode 11. By this mesh plate 1, the generated plasma disperses to each hole 4, and, the same time, is not pulled out to the bottom of the substrate processing chamber 21. Since a gas supply port 2 fronts on the vicinity of each hole 4, the reaction is done in the vicinity of the hole 4, and as a result, the damage of the plasma is reduced, and uniform processing is performed in large area.



20: substrate

(54) PLASMA PROCESSOR

(11) 5-21394 (A) (43) 29.1.1993 (19) JP

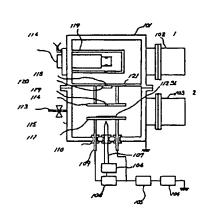
(21) Appl. No. 3-175615 (22) 16.7.1991

(71) NEC CORP (72) ARITONO TERAOKA

(51) Int. Cl⁵. H01L21/302

PURPOSE: To analyze the residue on the surface of a substrate after plasma processing with high sensitivity while keeping the state after processing.

CONSTITUTION: The substrate installation electrode 112 of a parallel planar plasma processor has a heating function, and a counter electrode 114 is a diaphragm fitted with a small hole 117, and a mass spectroscopic chamber 101 is provided behind it, whereby it has a function of temperature rise desorption analysis. An extremely small amount of residue, which can hardly be detected by a conventional method, can be detected with high sensitivity without effects of the reaction between the surface of a substrate and the air, and the information on suction state can also be gotten. The temperature rise desorption spectrum of SiCl₂ molecules is gotten by analyzing the chloride remaining on an Si substrate 112 after the plasma etching by Cl₂, using this device.



101: mass analyzing chamber. 102: the first vacuum exhaust system, 103: second vacuum exhaust chamber. 104: high frequency power source. 105: matching circuit. 106: temperature control. 107: thermocouple. 108: DC power source. 110: insulator, 111: electrode. 113: gas introduction port. 115: reaction chamber. 116: guadrupole mass spectrograph. 117: small hole. 119: liquid nitrogen shroud, 120: gate valve

(19)日本国特許庁 (JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平5-21393

(43)公開日 平成5年(1993)1月29日

(51) Int. Cl. 5

識別記号

FΙ

技術表示箇所

H01L 21/302

B 7353-4M

C23C 16/50

7325-4K

庁内整理番号

H01L 21/31

C 8518-4M

審査請求 未請求 請求項の数2 (全

(全5頁)

(21)出願番号

特願平3-196097

(22)出願日

平成3年(1991)7月11日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 鮫島 俊之

東京都品川区北品川6丁目7番35号 ソ

二一株式会社内

(72)発明者 原 昌輝

東京都品川区北品川6丁目7番35号 ソ

二一株式会社内

(72)発明者 佐野 直樹

東京都品川区北品川6丁目7番35号 ソ

二一株式会社内

(74)代理人 弁理士 小池 晃 (外2名)

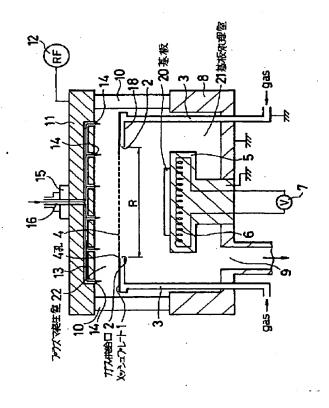
最終頁に続く

(54) 【発明の名称】プラズマ処理装置

(57) 【要約】

【目的】 プラズマCVDやプラズマエッチングにおいて、大面積での成膜やエッチングを可能とし、同時にプラズマのダメージを低減する。

【構成】 プラズマ発生室22と基板処理室21の境界に複数の孔4を配列させてメッシュプレート1を置く。このメッシュプレート1は上部電極11との間に与えられる高周波電界によりプラズマを発生させる。このメッシュプレート1によって、発生したプラズマは各孔4に分散することになり、同時に基板処理室21の底部にまで引き出されなくなる。ガス供給口2が各孔4の近傍に臨むことから、孔4の近傍で反応がなされることになり、その結果、プラズマのダメージが低減され、大面積で均一な処理が行われる。



【0014】プラズマ発生室22は、上部電極11とメッシュプレート1の間に設けられ、ここでプラズマが発生する。上部電極11の中心部には、プラズマ発生用ガスの導入管16が電気的な絶縁のためのセラミック製のフランジ基台15を介して接続されており、この導入管16は上部電極11の内部で分岐した分岐管13に連続する。分岐管13の分岐した先は、上部電極11の下面に臨み、それぞれプラズマ発生用ガスの導出口14とされる。これらガスの導出口14は、プラズマ発生室22内で略均一のガスが分布するように上部電極11の下面で所定間隔に散在される。金属製の上部電極11には、RF電源12が電気的に接続され、プラズマ発生時にはRF信号が供給される。この上部電極11はプラズマ発生室22で後述するメッシュプレート1と対向し、当該装置は平行平板型とされる。

【0015】次に、基板処理室21は、外壁部材8内部であってメッシュプレート1よりも下方の空間である。この基板処理室21の底部の外壁部材8からはサセプタ5が突出するように形成され、このサセプタ5にはプラズマ処理されるべき基板20の加熱用のヒーター6が内蔵される。このヒーター6は装置外部の電源7に制御される。基板処理室21の底部には、図示しない排出ポンプに接続されたガス排出管9が接続され、このガス排出管9からガスが排出される。また、外壁部材8及びサセプタ5は接地される。

【0016】メッシュプレートの構造

メッシュプレート1は、上述の基板処理室21とプラズ マ発生室22を分離するための金属板であり、その平面 形状は図2に模式的に示すような形状とされ、メッシュ プレート1の周囲1 c は円形とされる。この円板状のメ ッシュプレート1には、複数の孔4が設けられており、 これら孔4はおよそ5ミリ間隔でマトリクス状に配され ている。各孔4のサイズはそれぞれ直径約3ミリとさ れ、本実施例では各孔のサイズは同サイズであるが、内 側と外側で異なる孔のサイズとしても良い。このメッシ ュプレート1のサセプタ側の面には、メッシュプレート 裏面板18が設けられる。このメッシュプレート裏面板 18は、中央に直径Rの孔を設けた金属板であり、この 孔を構成する端部とメッシュプレート1の間の隙間がガ ス供給口2とされる。すなわち、ガス供給口2は円筒の 側面形状を有する。ガス供給口2は反応ガスを基板処理 室21内に導入するための口であり、このようなメッシ ュプレート1及びメッシュプレート裏面板18の構造か ら、孔4の近傍にガス供給口2が配設されることにな り、メッシュプレート1の孔4に向かって反応ガスが確 実に送られることになる。ガス供給口2はメッシュプレ ート1の周囲1cの部分で垂直に外壁部材8の底部に向 かって延在されメッシュプレート」を支持する複数の金 属パイプ3に連続する。この金属ペイプ3は1/8ミリ 程度の径を有し、これら金属パイプ3には装置外部で反 応ガスが供給される。これら金属パイプ3は接地され、同時にメッシュプレート1も接地電位とされる。本実施例のプラズマCVD装置は、プラズマ発生室22で電極同士が対向して平行平板型の装置となる。

【0017】本実施例の装置を用いた成膜実験例 次に、上述の本実施例のプラズマCVD装置を用いたシ リコン酸化膜(SiO,膜)の堆積例を実験例に基づい て説明する。

【0018】まずガス排出管9からガスを排気して、装置内部の圧力を600mTorr程度に調節した上で、上部電極11の導出口14からはN. Oガスを流量100sccmで流し、金属パイプ3からは10%アルゴンで希釈したシラン(SiH、)ガスを20sccm流した。次に、13.56MHzの周波数でRFパワー10Wの信号をRF電源12から上部電極11に供給した。このRF電源12からの信号供給によって、N. Oプラズマの安定な放電がメッシュプレート1の上部のプラズマ発生室22内で観測され、メッシュプレート1の下部の基板処理室21では放電が発生しなかった。N. Oプラズマはメッシュプレート1の各孔4の部分でガス供給口2からのシランガスと反応し、その結果としてメッシュプレート1の下部のサセプタ5上に載置された基板20の表面にシリコン酸化膜が堆積した。

【0019】ここで、この基板20上に堆積したシリコン酸化膜について調べてみると、ヒーター6の加熱による基板温度が約250℃の時、堆積速度は170Å/minであり、シリコン酸化膜の屈折率は1.47であった。

[0020]次に、この実験と比較対照するため、メッシュプレート1を取り除いた例についても実験した。同様にN、Oガスを上部電極11から供給し、シランガスを反応室に導入したところ、その堆積速度150Å/minであり、シリコン酸化膜の屈折率は1.46であった。

【0021】2つの実験を比較してみると、堆積速度及 び屈折率は同等であり、従って、メッシュプレート1を 用いることによって、ガス分解の効率は一切低下してい ないことが示されている。そして、メッシュプレート1 をプラズマ分離に用いた例では、プラズマによるダメー ジが低減されるため、優れた特性のデバイスを製造でき ることが次のTFT (薄膜トランジスタ) デバイスの作 製によって示された。例えば、チャネル層にポリシリコ ン層を用いたTFTのゲート酸化膜の膜形成に本実施例 のプラズマCVD装置を用いた例では、1000Åの膜 厚のゲート酸化膜をポリシリコン層上に形成したとこ ろ、従来に比べて30倍もドレイン電流が大きくなった ことが実験で示された。これはシリコン膜とシリコン酸 化膜の界面が良好な電気特性を示しているためであり、 プラズマのダメージが緩和されているためであると結論 できる。

50

40

【0022】他のメッシュプレートの構造例 さらに大面積のプラズマCVDのためには、図3や図4 に断面で示すメッシュプレートを採用すれば良い。なお、図3,4のメッシュプレートの平面形状は例えば図 2に示されるように構成される。

【0023】図3はメッシュプレート31の表횷を貫通 する複数の孔34での断面図であり、各孔34はそれぞ れ円筒状の透孔である。このメッシュプレート34の孔 34も図2のメッシュプレートと同様にマトリクス状に 配列されたものである。このメッシュフレート3!は表 10 面31aと裏面31bの間がコンダクタンスの比較的に 高い中空部35とされ、その中空部35を反応ガスが通 過する。各孔34の裏面31b側には、開口部32が設 けられ、この開口部32がガス供給口とされる。この開 口部32は孔34の側壁を一周する形状であり、当該開 口部32から導出された反応ガスがメッシュプレート3 1の表面31a側に発生して各孔34を通過するプラズ マガスと反応する。ここで、プラズマガスとの反応は、 特に各孔34毎に起こるため、結果としてプレート全体 に分散しながら成膜物質が形成されることになる。従っ 20 て、大面積で均一な成膜が実現される。

【0024】図4は更に他のメッシュプレート41の例であり、表面41aと裏面41bを貫通した各孔44の中途に開口部42を有している。このメッシュプレート41においても図3のメッシュプレート31と同様に中空部45は高いコンダクタンスを有し、反応ガスは各孔44に均一に送られる。従って、プレート全体にわたって反応が均一に進められ、均一な成膜がなされる。

【0025】なお、上述の実施例では、プラズマCVD 装置について説明したが、本発明のプラズマ処理装置は 30 プラズマエッチング装置などの他の装置であっても良い。また、各種の光やレーザーの無射手段などを具備するものでも良く、孔やガス供給口(開口部)の形状やサイズ或いは位置などは限定されるものではなく、本発明 の要旨を逸脱しない範囲で必要に応じて設計できるもの である。

[0026]

【発明の効果】本発明のプラズマ処理装置では、プラズマ分離用のメッシュプレートが配されるため、その反応効率を低減することなく、プラズマの分離が可能であり、被処理基板へのプラズマのダメージが著しく低減されることになる。これと同時にメッシュプレートの各孔によって、プラズマと反応ガスの反応する場所がプレートの全体に亘って平面的に分散されることになり、その結果、大面積に亘って均一な成膜やエッチングが可能となる。特に、本発明はTFT等の如き電子デバイスの製造に用いて、画期的なデバイスの特性向上が期待されるものである。

【図面の簡単な説明】

【図1】本発明のプラズマ処理装置の一実施例のプラズマCVD装置の構造を示す概略断面図

【図2】上記プラズマCVD装置のメッシュプレートの 模式的な平面図

0 【図3】上記プラズマCVD装置の他のメッシュプレート例の模式的な断面図

【図4】上記プラズマCVD装置の更に他のメッシュプレート例の模式的な断面図

【符号の説明】

1, 31, 41…メッシュプレート

2…ガス供給口

3…金属パイプ

4. 34. 44…孔

5…サセプタ

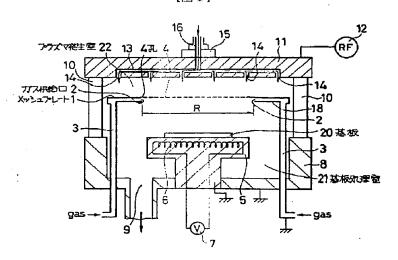
0 11…上部電極

20…基板

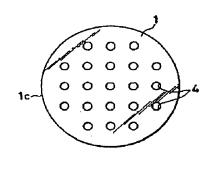
2 1…基板処理室

22…プラズマ発生室

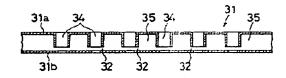
【図1】

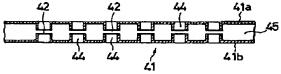


【図2】



[図3]





[図4]

フロントページの続き

(72)発明者 碓井 節夫

東京都品川区北品川6丁目7番35号 ソ 二一株式会社内